



新闻稿

2005 年 1 月 31 日

Actel 的 Libero 集成设计环境为新型 ProASIC3 和 ProASIC3E 系列 提供全面优化的支持

*该软件可让客户完全发挥新型低成本器件的全结构功能和特性，
实现器件的序列性能*

为了配合业界最低成本现场可编程门阵列 (FPGA) 的推出，Actel 公司宣布全新的 Libero 6.1 集成设计环境 (IDE) 将为以 Flash 为基础的 ProASIC3 和 ProASIC3E 系列 FPGA 器件提供全面支持。Libero 6.1 IDE 具有多项性能、资源优化和易用特性，与先进的第三方设计工具配合使用，可通过仿真、综合及布局实现高效和流畅的流程。该软件已经过优化，以执行 ProASIC3 和 ProASIC3E 器件结构的特点，包括独一无二的片上 FlashROM (FROM)，可独立于 FPGA 内核轻易进行编程。

Actel 反熔丝产品和工具市务总监 Saloni Howard-Sarin 表示：“作为业界首个具有片上 FlashROM 及多项先进功能的 FPGA，ProASIC3/E 器件以极低的价位为设计者提供前所未有的功能特性。我们已对 Libero IDE 6.1 这项强化型的工具套件进行了多月的广泛测试，确保它能在可靠及直观的设计环境中，充分发挥崭新 FPGA 系列的功能特性，使到我们的客户在使用新一代器件时充满信心，保证得到最佳的性能表现。”

简单流程有助于落实业界首个 FPGA FlashROM

Libero IDE 利用创新的技术来协助设计者充分发挥 ProASIC3/E 器件的 FROM 功能，独立于 FPGA 内核而轻易进行编程，适用范围包括设备序列号、IP 寻址和版本控制。全新的 FlashPoint 编程文件生成器将集成预设的 FROM 宏，包括设备序列，容许客户将 FPGA 配置与 FROM 编程档案汇集一起。FlashPoint 编程文件生成器还可为 FROM 内容提供加密功能，如安全报头、加密匙和 FlashLOCK 安全性等。在完成 ProASIC3/E 设计流程后，设计者可利用 FlashPoint 软件改变 FROM 的功能，同时又保存 ProASIC3/E 内核逻辑的安全性。

Actel 的 ACTgen 内核构建工具现可提供详尽的用户界面，确保各种 FROM 内容选项可简单地实现，并畅顺地转换为硬件描述语言 (HDL)。定制的 FROM 应用可透过数据表输入，或作为文本文件读出。用户也可指定一项内置的特性，在编程期间进行自动增加或减少。这样，每个设备都可拥有独一无二的序列编号以辨别特殊应用。

先进的锁相环 (PLL) 配置

ACTgen 内核构建工具带有新的“可视 PLL” (Visual PLL) 界面，提供一系列 PLL 编程选项，大大简化了精确 PLL 参数的设置。利用 ProASIC3/E 器件中可定制的时钟调节电路，设计者可调整频率、反馈设置，并可通过“量身剪裁”的 PLL 示意图设定各种具体的时钟应用参数。

优化 ProASIC3/E 特性

Libero 6.1 IDE 包含 MultiView Navigator I/O 属性编辑器，可简化 ProASIC3/E 器件内多达 19 个 I/O 标准的选择和编程，因而能简化当中的物理实现流程。

该工具套件为高速 ProASIC3/E VersaNet 全局网络提供完整的支持，可在 ProASIC3/E FPGA 内映射多达 252 个不同的内部或外部时钟。其中，ChipPlanner、物理设计约束 (PDC) 和 Magma PALACE (物理和逻辑自动化编译引擎) 物理综合工具全面支持 VersaNet 全局网络，因此能简化所有物理约束流程的应用。Libero 6.1 的时序驱动布局配合 Synplicity 的 Synplify 和 Magma 的 PALACE 工具，保证 ProASIC3/E 产品能实现以价值为基础 FPGA 最高的性能水平 – 即 66 MHz、64 位 PCI 性能。

供货

Actel Libero 6.1 IDE 备有三种版本：Platinum (白金)、Gold (金) 和 Silver (银)，全部提供一年期可更新的使用权证。查询进一步价格及供货信息，请联系 Actel。

关于 Libero 集成设计环境

Actel 的 Libero 6.1 IDE 集成了来自 EDA 伙伴最卓越先进的设计工具，包括 Magma、Mentor Graphics、SynaptiCAD 和 Synplicity 等各大 EDA 公司，以及由 Actel 定制开发的工具，集成至单一 FPGA 开发套装中。Libero 工具套装支持混合模式设计输入，让设计人员可选择在设计中将高级 VHDL 或 Verilog HDL 语言模块与原理图模块混合起来。

关于 Actel

Actel 公司是创新的可编程逻辑方案供应商，提供多种基于反熔丝及 Flash 技术的现场可编程门阵列 (FPGA)、高性能知识产权核心、软件开发工具以及设计服务，针对高速通信、专用集成电路 (ASIC) 替代品和航天军品市场。Actel 于 1985 年成立，全球雇员人数超过 500。该公司于纽约纳斯达克交易所 (NASDAQ) 上市，代号 ACTL。Actel 于香港、上海、台北、东京和汉城设有办事处，并在中国大陆和亚洲主要城市建立了完善的分销商网络。查询更多信息，请访问 Actel 的网站：www.actel.com。

- 完 -

发稿：Actel 公司

代发：隽科公关有限公司

媒体垂询，请联络：

Actel

夏明威

电话：(852) 2185 6460

传真：(852) 2185 6488

电邮：anthony.hsiah@actel.com

隽科公关

叶淑礼/李家慧

电话：(021) 5111 9192 / (852) 2168 0872

传真：(852) 2168 0764

电邮：alisa@techworksasia.com /
karrie@techworksasia.com

Actel 的名字和标志是 Actel 公司的商标，所有其它商标及服务标志属有关拥有者所有。